對立性與晶體電路之設計

DUALITY IN TRANSISTOR DESIGN

程貽孫　林仁得

GENE EASON AND LIN JEN-TEO

對立與對元

電學上之對立性 Duality ，對於設計或分析電路存有並列之地位，因可從而比較研究其性質。關於電路中之 (1) 參數 Parameters，(2) 構件 Elements，(3) 電路 Circuits等，各賦有其對立關係。例如：(1) 電流 i 對比於電壓 e ，(2) 電感圈 L 對應於電容器C，及(3)並聯 Parallel 對擬於串聯 Series 等均是。若此則電路中之事物，各個間可互稱其對等者爲對元 Dual。

第一表　　常用電氣之構件、參數、電路及其對元

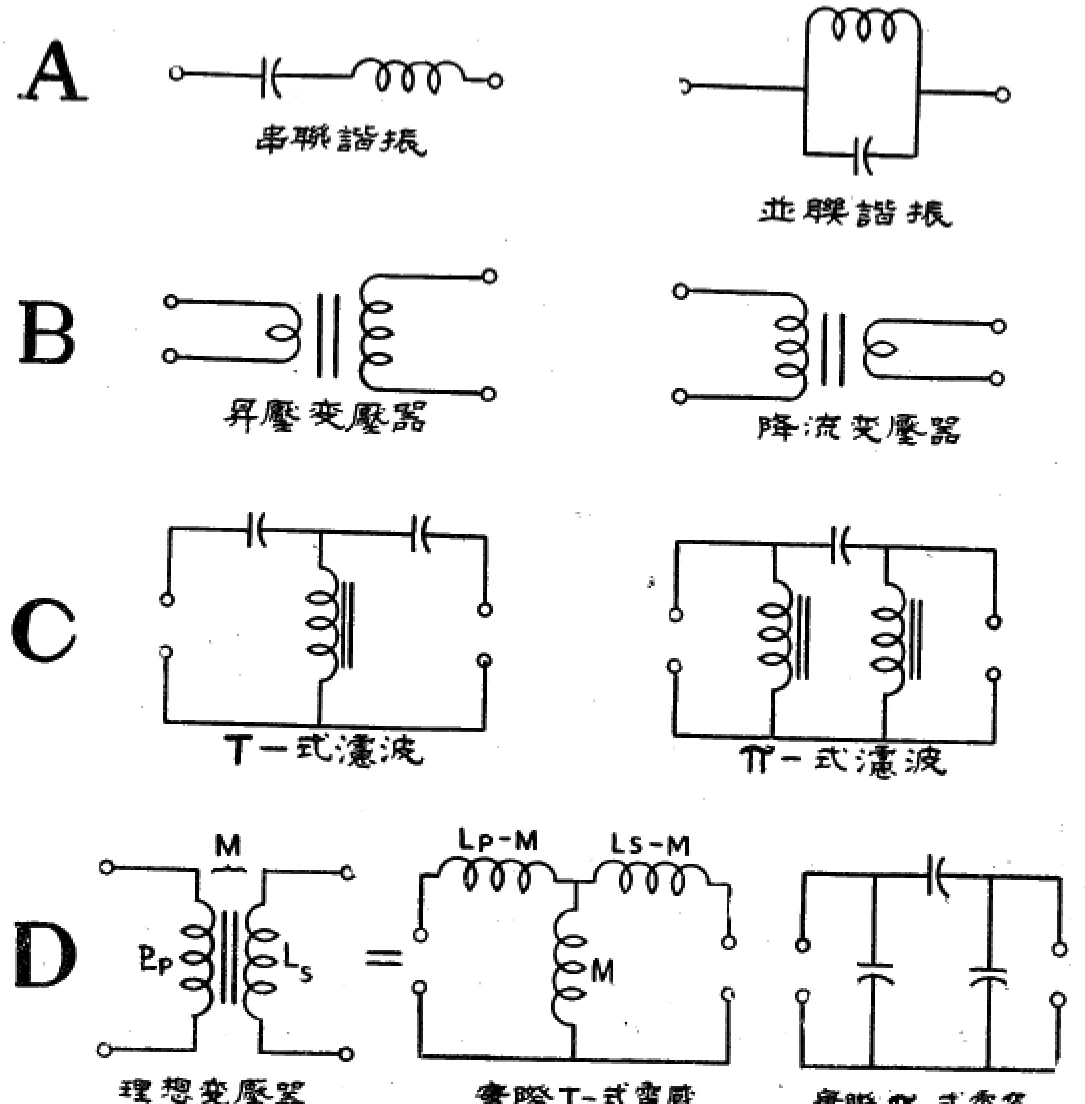
編號	主件名目	符號	對元名目	符號	備註
1	電阻 Resistance	R	電導 Conductance	G	
2	電感 Inductance	L	電容 Capacitance	C	
3	阻抗 Impedance	Z	導納 Admittance	Y	
4	電壓 Voltage	E	電流 Current	I	
5	節點 Node	·	迴路 Loop	—	
6	串聯 Series		並聯 Parallel		
7	屏流 Plate current	I_p	集壓 Collector Voltage	E_c	
8	柵壓 Grid Voltage	E_g	射流 Emitter Current	I_e	
9	眞空管 Vacuum Tube	V	電晶體 Transistor	T	
10	昇壓電器 Step-up Transformer	I : n	降流電器 Step-down Transformer	n : 1	
11	並聯容抗 Parallel Capacitors		串聯感抗 Series inductors		
12	T式電感 Inductive "T"	T	π式電容 Capacitive "Pi"	π	

第一附表中略示重要電氣之構件、參數、電路之代表符號以及其對元。由於電流與電壓效應基本關係之存在，我人可不難思索得多種電學上互相並存之電路。如一組串聯諧振電路是對立於並聯諧振電路，一具分路電容器當對立於串聯感應線圈，電路之支點對應於其迴線等，推及電容器內之集電行爲可對比於自感線圈上之電壓現像。

對立之主要條件爲電流（或電壓）對前者所產生之效應，可比擬於電壓（或電流）對後者所起發之作用。例如：電壓降公式E＝ＩＲ，若將此式中之Ｅ，Ｉ，及Ｒ相對換

成其對元 I，E，及 G，卽得公式電流量爲 $I = EG$，故知電壓與電流有對立之關係。又如將感應電壓 $e = L\frac{di}{dt}$ 式中之 e，L，及 i 分別換以其對元 i，c，及 e，可得電容充電 $i = c\frac{de}{dt}$，故知電流之變化對於線圈，猶之電壓之變化對於電容器。或用 $e = \frac{1}{c}\int idt$，則得 $i = \frac{1}{L}\int edt$，可獲同樣之對等結果。如此二組不同之物理系統，其所表出之方程式在形式上相似而參數可以互相交換者，謂之存有對立性。

第一圖略列簡單之電路數則，並繪出其對元。A 圖表示串聯與並聯之對應，B 圖表示昇壓與降流之對立，C 圖表示 T—式串聯電容濾波器對擬於 π—式電感圈濾波，D 圖示出存有互感作用之變元事例，電路初次級之自感量爲 Lp 與 Ls，倘互感量 M 不太大，則其等效電路可以一 T- 式感抗網絡代表之，於是其對立電路變成 π—式之容抗網絡矣。



第　一　圖

對元變換之方程式演算

現將 R－C－L 串聯電路列成微分方程式表示如下：（見圖第二之 a）

$$e=e_R+e_L+e_C=Ri+L\frac{di}{dt}+\frac{1}{C}\int idt$$

在穩定狀態時，可以電路向量（Phasor or Sinor）表示為

$$E=IR+jIX_L-jIX_C=I\left[R+j\left(\omega L-\frac{1}{\omega C}\right)\right]$$

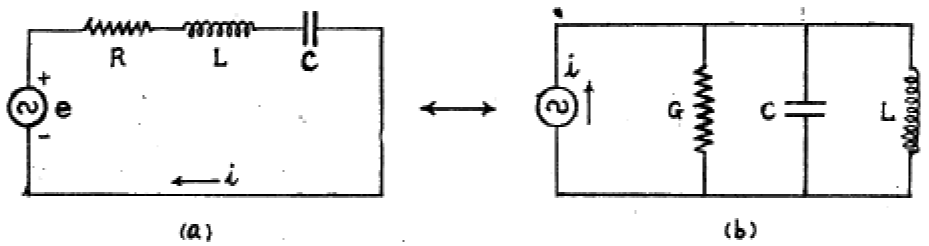
今將其中之諸對元置換之，則原方程式改成：

$$i=i_G+i_C+i_L=Ge+C\frac{de}{dt}+\frac{1}{L}\int edt$$

或用電路向量表出為

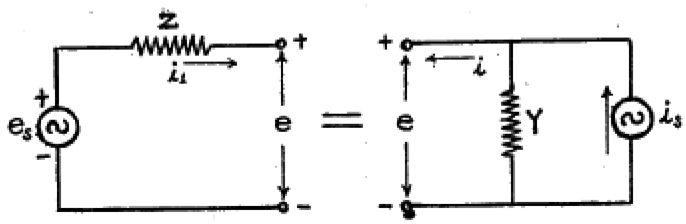
$$I=EG+jEB_C-jEB_L=E\left[\frac{1}{R}+j\left(\omega C-\frac{1}{\omega L}\right)\right]$$

依此方程式所排列之對元電路，可得如第二圖 b 之R—C—L 並聯電路。



第二圖 R-C-L 電路之對立

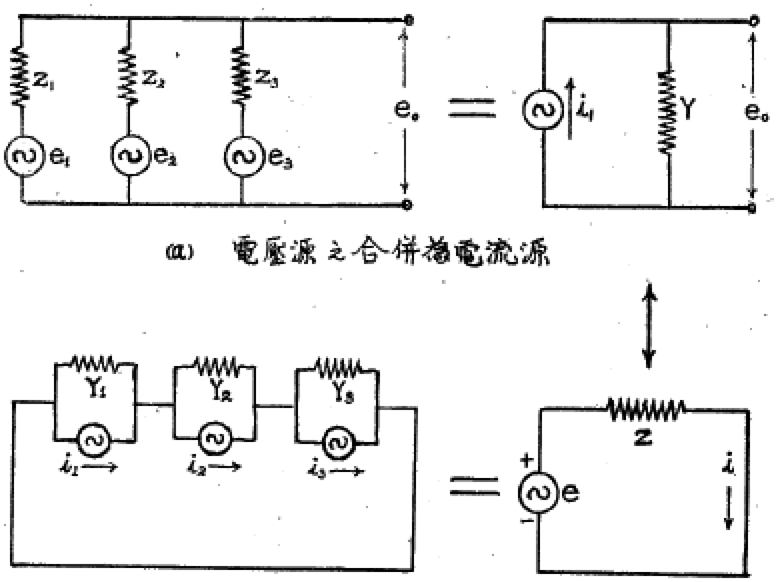
主動網絡 Active Network 如有電壓源者Voltage Source，可以改成電流源 Current Source，該二電路互為等效，其方法圖示在第三圖中：



第三圖 電壓源與電流源之等效電路

其換算關係為 $i_s=\frac{e_s}{Z}$，及$Y=\frac{1}{Z}$。此亦卽由 Thévenin之串聯電壓變為Norton′之並聯電流之手續。在電路分析工作上甚佔重要，為常用之演算方法也。

多重電源之網絡，亦可應用上述手續，由串聯或並聯得以互相更換，最後可化成簡單之等效電路，請參閱第四圖並其註說。



$$i_1=\frac{e_1}{Z_1}+\frac{e_2}{Z_2}+\frac{e_3}{Z_3}$$

$$Y=\frac{1}{Z_1}+\frac{1}{Z_2}+\frac{1}{Z_3}$$

(a) 電壓源之合併為電流源

$$e=\frac{i_1}{Y_1}+\frac{i_2}{Y_2}+\frac{i_3}{Y_3}$$

$$z=\frac{1}{Y}+\frac{1}{Y_2}+\frac{1}{Y_3}$$

(b) 電流源之合併為電壓源

第四圖 電路之併合與簡化

克希荷夫法則之推廣

應用克希荷夫氏法則 Kirchhoff's law求解複雜之網絡電路，可單獨採用 (1) 迴路電壓規則，或 (2) 節點電流規則，解出諸未知量。

(1)迴路方程式 Loop Equations 表示每支迴路上，其電壓應呈平衡狀態。今設網絡含有 n 支迴路，用代數方程式表示則為：

$$Z_{11}i_1+Z_{12}i_2+Z_{13}i_3+\cdots\cdots+Z_{1n}\ i_n=e_1$$

$$Z_{21}i_1+Z_{22}i_2+Z_{23}i_3+\cdots\cdots+Z_{2n}\ i_n=e_2$$

$$Z_{31}i_1+Z_{32}i_2+Z_{33}i_3+\cdots\cdots+Z_{3n}\ i_n=e_3$$

$$Z_{n1}i_1+Z_{n2}i_2+Z_{n3}i_3+\cdots\cdots+Z_{nn}\ i_n=e_n$$

此處　Z_{11} (Znn)為本迴路之阻抗Self-impedance

Z_{12} (Zmn)為兩迴路間之互阻抗Copedance

$i_1\cdots\cdots i_n$ 為各支迴路上之電流量

$e_1\cdots\cdots e_n$ 為各支迴路上電壓源之總電位值

但在交流電路中，通常遭遇到之阻抗，並非純屬電阻性者，往往含有電抗成份，因之一般項之表示應為

$$Z_{jk}\, i_k = R_{jk}\, i_k + L_{jk} \frac{di_k}{dt} + \frac{1}{C_{jk}} \int i_k\, dt$$

於是寫成 $Z_{jk} = R_{jk} + s\,L_{jk} + \frac{S_{jk}}{s}$

式中 R_{jk} 爲兩電流 j 與 k 所流過之電阻之總值

L_{jk} 爲兩電流 j 與 k 所通過之電感之總值

S_{jk} 表 $\frac{1}{C_{jk}}$ 爲兩電流流入諸電容器之總電容逆數 Elastance

s 代表 $\frac{d}{dt}$，而 $\frac{1}{s}$ 代表 $\int dt$

在穩定狀態時，s 代表 $j\omega$ 之值

如此上面列出之 n支方程式，可用一般型式簡縮表示之爲

$$\sum_{k=1}^{n} Z_{jk}\ i_k = e_j \ \ (j=1,\ 2,\cdots\cdots\cdots\cdots n)$$

此時 j 指依照順序排列諸方程式之迴路號碼，而 k 指該迴路方程式中，諸項依次列出之諸迴路電流。

⑵排列節點方程式 Nodal Eguations 之原則，爲各迴線之接合點上應無電流之積貯，故流入與流出之電流量亦應達平衡狀態。今設網絡包括有n 個節點，以代數方程式表示之則爲：

$$Y_{11}e_1 - Y_{12}e_2 - Y_{13}e_3 \cdots\cdots\cdots\cdots - Y_{1n}\ \ e_n = i_1$$

$$-Y_{21}e_1 + Y_{22}e_2 - Y_{23}e_3 \cdots\cdots\cdots\cdots - Y_{2n}\ \ e_n = i_2$$

$$-Y_{31}e_1 - Y_{32}e_2 + Y_{33}e_3 \cdots\cdots\cdots\cdots - Y_{3n}\ \ e_n = i_3$$

$$-Y_{n1}e_1 - Y_{n2}e_2 - Y_{n3}\,e_3 \cdots\cdots\cdots\cdots + Y_{nn}e_n = i_n$$

此據 $Y_{11}(Y_{nn})$ 爲本節點之導納 Self-admittance

$Y_{12}(Y_{mn})$ 爲兩節點間之互導納 Comittance

$e_1 \cdots\cdots\cdots e_n$ 爲各個節點與基準點 Datum 間之電位值

$i_1 \cdots\cdots\cdots i_n$ 爲諸電源流過該點之淨電流量

此時若電流源內含有阻抗成份，亦必須列入計算。於是一般之導納可表之爲

$$Y_{jk} = G_{jk} + \frac{T_{Ljk}}{s} + sC_{jk}$$

式中 G_{jk}爲節點 j 與 k 間之總電導值

T_{jk}爲節點 j 與 k 間之總電感逆數 inverise Inductance L^{-1}

C_{jk} 爲節點 j 與 k 間之總電容量

如此上面列出之 n 支方程式，可用一般型式簡縮表示之爲

$$\sum_{k=1}^{n}(-1)^{\delta} Y_{jk}e_{k} = i_{j} \quad (j=1, 2, \cdots\cdots n)$$

此處如 $j \neq k$，則 $\delta=0$；如 $j=k$，則 $\delta=1$。

上述二種分析電路方法所引列之諸方程式，形式上相似，各爲 n 元之聯立方程式，並可見各項互爲對元，故二電路存有對立性。倘若所分析之電路構件純爲電阻性Resistive者，可應用 Cramer's 行列式或方陣 Matrix 代數方法解得之。但通常難免含有電抗性Reactive，故方程式中包括有微分及積分因子，解題手續頗爲繁雜，宜採用Laplace轉化後，仍以代數式演算爲便。一般在迴路分析法上，電壓爲已知數，而諸電流則爲未決之變數；在節點分析法上，電流爲已知數，而節對 Node-pair 之電壓爲未決之變數。又在通常應用題解並聯電網絡時採取節點分析法，而在題解串聯網絡時則採取迴路分析法。

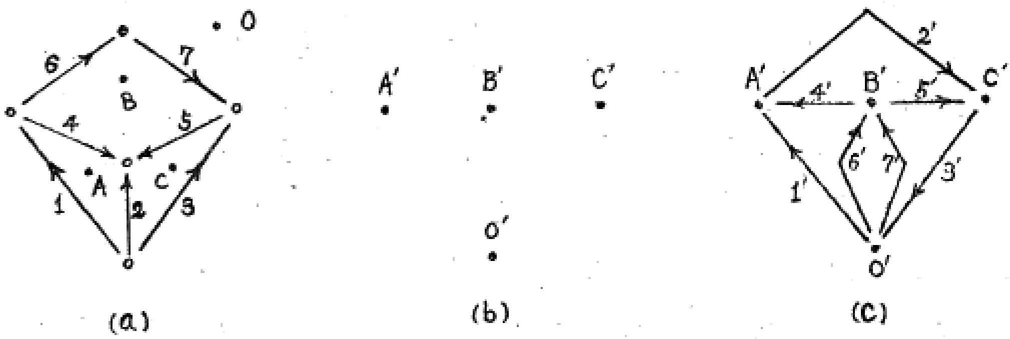
對元電路之繪製

我人咸知真空管電路爲電壓操作之裝置，而電晶體電路則採取電流爲主要功效之設備，兩者電性爲對立，故對元問題之研究，實爲設計晶體電路重要之資料。善用對立性原理，可將真空管電路易成相當之晶體電路，甚感便利，惟遇特殊情況，其對元配裝尚須愼重斟酌，大體而論均可適應，例外不多。

設計晶體電路的步驟，初草繪原來真空管電路之簡要部份，而將電子管以相當之電晶體代替之，再將原電路中有電壓功效之構件，換以有電流效應之對元構件，自此可先給予我人以圖片上之新視解，進而觀察此已成之對座配置有無特殊之情況可以發生，或須再行修整。至於構件上電學數量之決定，以及十分精確對座圖位之繪就，却並非輕易而舉之事。一般有系統之處理途徑，應首先遵照克希荷夫規則，將真空管之等效電路畫出，其中電壓與電流之關係盡表列於數支方程式上，次對掉其原來之電壓與電流，再對換其原來之電路構件，最後循已經變換之方程式，重繪一新線路圖，如此始可獲得一較精確之電晶體電路。至此晶體電路已完全適合原來性格而成爲其對座，工作效能是比較僅單獨取代真空管地位者爲優越。

電路圖形術 (Circuit Topology)

實用繪製對座圖型時，並不經由方程式推出，爲方便起見，根據迴路與節點之對立原理，用幾何方法直接作出，茲將含有三個迴路之電路，作爲典型之說明。



第五圖

第五圖 a 表示含有七條支線三個迴路之電路圖。在諸迴路中我人先各置一小圓點 dot a，b及c 作爲定誌，在圖外再另取一基準點 O。此諸小圓點即將爲對座圖型之關節。於是我人在白紙上另繪出對應之四小點表爲 A′B′C′ 及O′（見第五圖之 b）。依照原來電路中各小圓點相互間之支線，對應的繪畫在新圖紙上（見第五圖之C）。兩圓點之間通常爲單線（即單構件），唯有基準點在圖外，故O點與各小圓點間可能有數線。再分別說明於下：

A與 B之間爲支線 4（一根）
A能 C 之間爲支線 2（一根）
O與A，B，及C 之間則有支線1，3，6與7（四根）

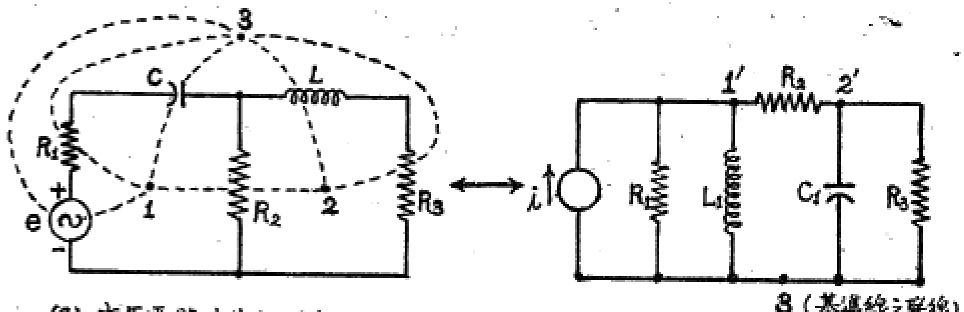
據此則新圖中對應所得之支線爲：

A′與 B′間一根支線爲 4′
A′與 C′ 間一根支線爲 2′
B′與 C′ 間一根支線爲 5′
O′與 A′間一根支線爲 1′
O′與 C′ 間一根支線爲 3′

而O與B′間則有二根支線爲6′與7′。

依照上述之誌圖手續，甚易繪出對座電路。

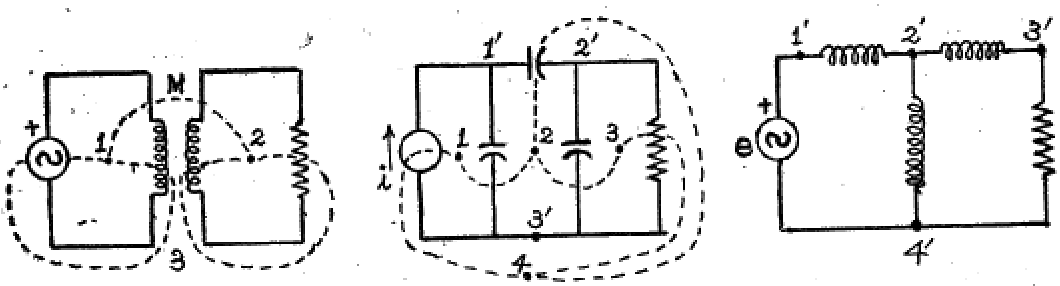
今舉例說明實際繪圖之方法於後。如第六圖 a 在原電路中選取三定圓點1，2 及3。依相互間之聯結線即可作如第六圖 b 之圖形；此時兩圖中之構件已各交換其對元，同時亦可見串聯電路已變成並聯電路。再如第七圖 a 爲含有互感交連之兩電路（變壓器交連



(a) 在原電路中安置圖点及联結線　　(b) 對座圖型

第六圖　對座線路之作圖

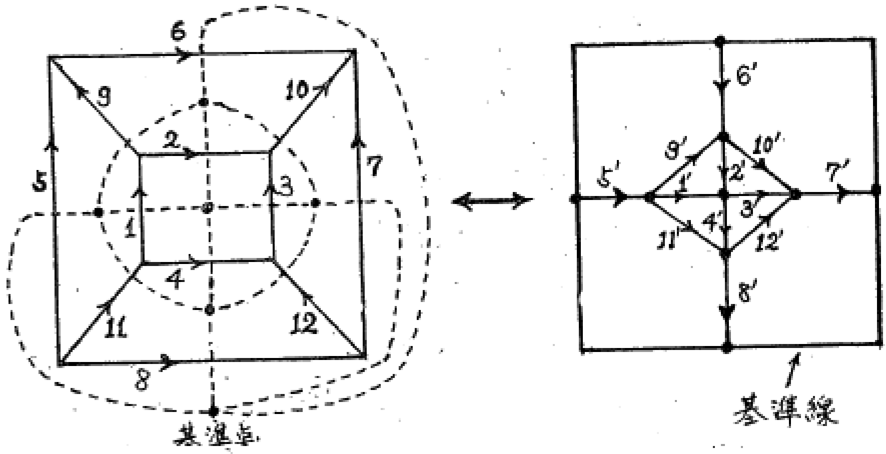
者），初經一次對換變成 π 一式容抗交連電路，再經二次對換後，則原電路可得 T一式電感交連之電路替代之，此種網路用以匹配阻抗，常爲輸送線路所採取。



(a) 原電路　　(b) 第一次對座圖　　(c) 第二次對座圖

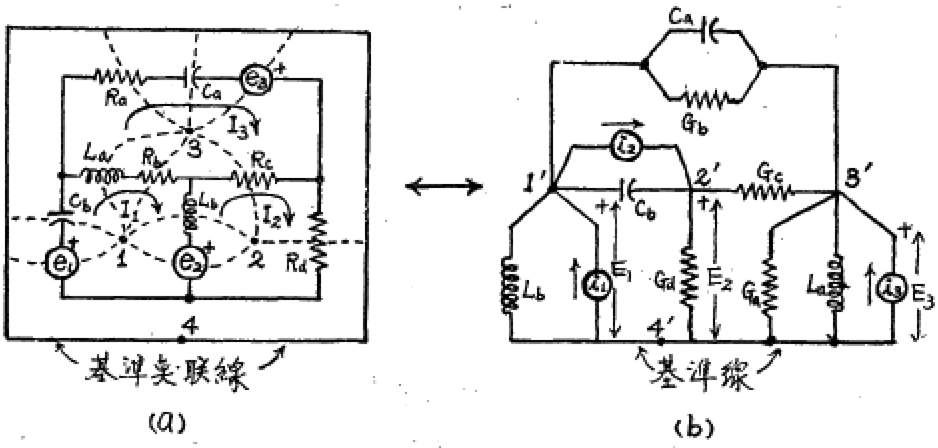
第七圖　二次對換之作圖

關於對座圖中電壓或電流方向之規定，簡言之有如下述：(A)迴路中電壓源上之電壓，如順時鐘方向爲上昇者，則其對元之電流流向此相關之節點。(B)迴路中電流源之電流方向順時鐘爲流出者，則對其相關之結點獲得正電位。今畫圖於第八圖(A)a及b，再舉例如第八圖(B)。



第八圖(A)

(a)



第八圖（B）

比較複雜之電路網絡，可將圖外所取之一定基準圓點聯成線形屏套全圖，藉此畫出一基準線，然後繪製對座圖型，似較醒目而利便。如第八圖B之原電路a畫出之對立圖b，電流及電壓方向等，均極明顯。

對元之數值計算

一般電路上之參數對元，率成立顚倒關係，故兩對元之乘積，必定爲一常數，且此常數應爲正實數，其單位爲電阻單位之平方。倘若此常數之值爲一，則對於頻率成正比，其根 poles 與 zeros 亦應在相對地位。今假定此二個對元之乘積代表文字爲K，命之爲轉換電阻（Tansformation resistance）；據此轉換電阻之數值，算出對元之實用數量。此轉換電阻值之訂定，來自眞空管與電晶體間存在之關係。在數量方面包括二部份 r_1 及 r_2，其關係有 $K=r_1r_2=r_pr_c$；此處 r_p 指眞空管之屏極電內阻值，而 r_c 指電晶體之集電極電阻（Collector）值。至於 r_1 或 r_2 之數值大小，可自行作適當之便宜選擇。第二附表羅列眞空管電路之參數及其與電晶體電路之對元，並由前後二者之關係，算出轉換數值序列於第三項目。

第二表　　對元與轉換數值

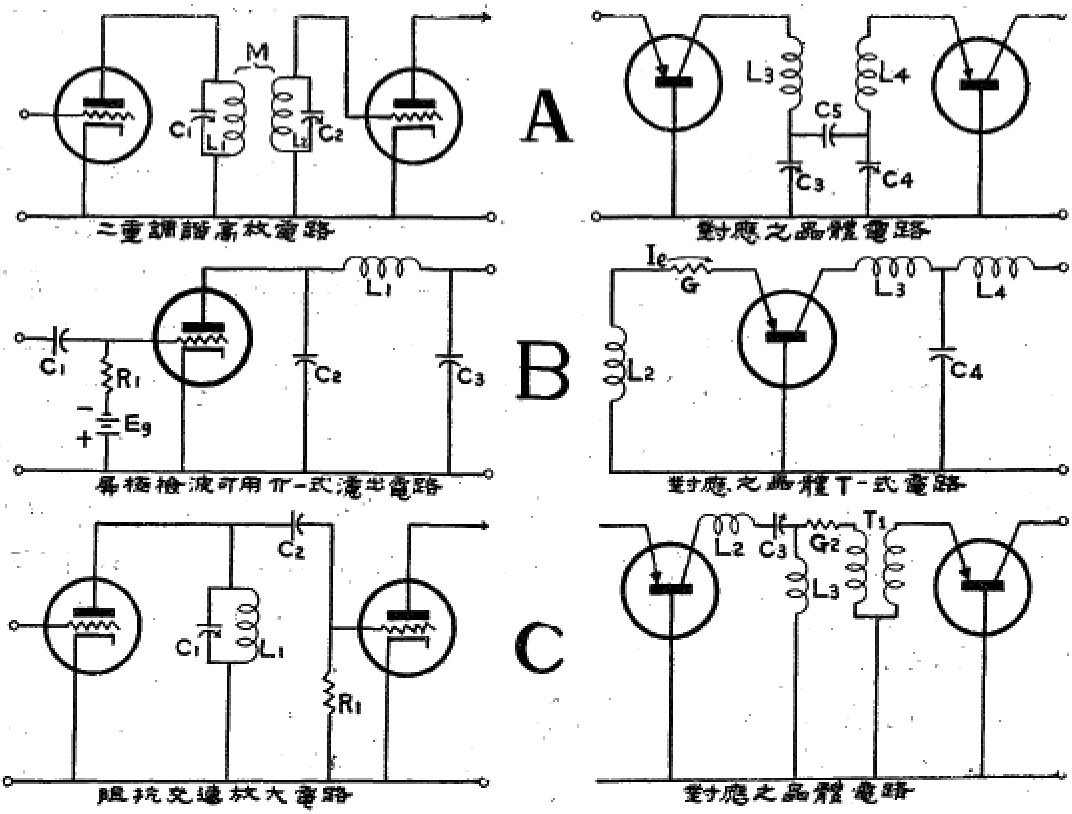
眞空電路之參數	晶體電路之對元	對元之值
R	G	R/r_1r_2
i	e	ir_2
e	i	e/r_1

L	C	L/r_1r_2
Z	Y	Z/r_1r_2
e_p	$-i_c$	e_p/r_1
i_p	$-e_c$	i_pr_2
e_g	$-i_e$	e_g/r_1（基極接地式）
i_g	$-e_e$	i_gr_2（基極接地式）
r_p	r_c	r_1r_2/r_p
μ	α	μ
G_m	r_m	$G_mr_1r_2$

對座圖型換算之實例

第九圖舉例陳述三則常用之電路配置：A圖左端所示原圖係有雙重調諧之高放眞空管電路，前後二級均採用L—C並聯諧振，二線圈間潛存之互感量以M表出之；A圖右端所示出者卽爲其對立之晶體電路，此時已將原屏路並聯調諧 L_1C_1 換成晶體集電極電路內之串聯諧振 L_3C_3，同理原柵路之 L_2C_2，亦已變成放射極電路內之串聯諧振 L_4C_4。

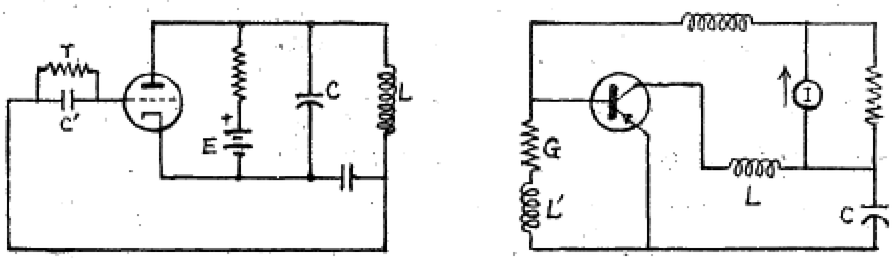
B圖左端爲使用眞空管之屏極檢波電路，循諸慣例採用π式低界選波後擷取音週電



第九圖

訊；茲先設計將前者柵路上之串聯電容C_1換成後者（晶體電路）放射極電路之並聯電感L_2，次按序將前者屏路電容C_2與C^3，改爲後者集路中之串聯電感L_3與L_4，再次又將電感L_1變成C_4；今又觀察前者柵路內有偏電壓供給 Eg，經由串聯電阻R_1而跨接於眞空管電路之輸入二端，於此其對應之晶體偏電流Ie應並聯於電導G之上（見圖中箭頭所指出者）。

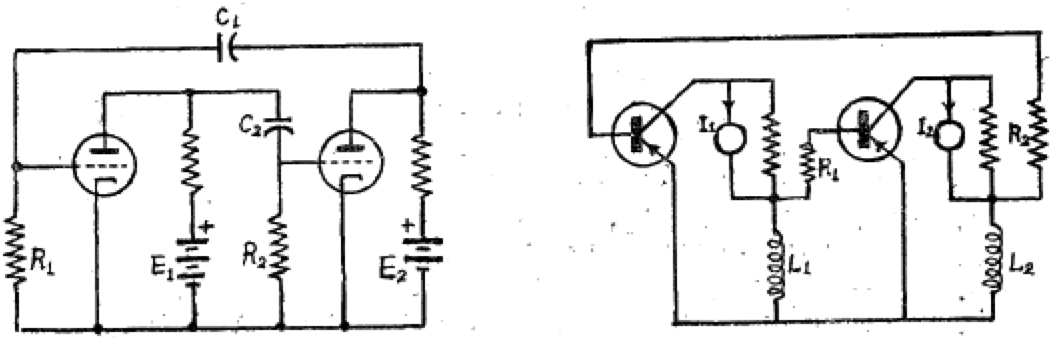
C圖表示單具調諧之阻抗交連眞空管放大電路。此種型式常用於發射機之高放級以及激勵級電路上，有時在收訊機之中放級亦見之。該圖右端爲其相對之電路，已將串聯諧振L_1C_1代替原路之並聯諧振L_2C_3，又將原路串聯電容C_2變爲分路電感L_3，原電路並聯電阻R_1變成串聯電導G_2，但在此晶體電路內多出一具理想變壓器T_1，其目的欲求輸出之電壓爲反相；蓋因在基極接地式之晶體電路上，其輸出與輸入之電壓並不移相，而此在眞空管電路上則二者已有180°之相差。



(a)　　　　　　　　　　(b)

第十圖　Colpitts 振盪電路及其對立圖

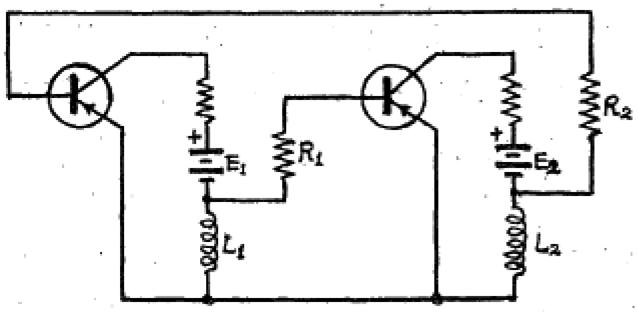
在第十圖 a 中 Colpitts 之屏極槽路（Tank circuit）並聯 LC，在同圖 b 中已改成串聯接法，電子管屏極之並饋電壓，變接爲晶體集路之串饋電流；再 a 圖柵極之並聯自偏電壓 RC，在其對座圖內換成串聯 GL，但須注意者此 GL 之組配，足以扼制一週全波中大部份之射一基電流通過。



(a)　　　　　　　　　　(b)

第十一圖　多諧振盪器及其對立圖

第十一圖 a 爲眞空管之多諧振動電路（Multivibrator）電容器 C_1 與 C_2 在一定時間內積貯電荷，經個別電阻器 R_1 與 R_2 而各自放電；在其對元電路中則是由 L_1 與 L_2 分別將積藏之直流電流，經過 R_1 與 R_2 而激勵於晶體之輸入電路，又在 a 圖內之串饋電壓，在 b 圖內當然變爲並饋電流，惟此並饋電流，可再應用 Thévenin' 方法仍復變成等效之串饋，最後改進之電路，見如第十二圖所示。



第十二圖
晶體多諧振動器電路

利用電性對立原理，所導出之晶體電路，在大多數實例上，均呈現優良勝任之工作性能。惟有時限於情況之特殊，祇憑對換手段，會遭受意外之遜折。故欲求一完美盡善之晶體電路，在着手設計之初，尙須多方考慮，庶達妥全。惜乎無規定之法則可循，今惟略述梗概於後，以資參考。自電子電路之本質而言，眞空管電路與電晶體電路間對立關係之擬訂，依憑前者循電壓推動之途徑，而後者則藉電流促進之方法，雖異途而同歸，且曾假設二者之散熱率及放大率等均無分軒輊，但考實際則大見高低，即以挽近新穎之商品比較之，其數值尙相差甚遠。有些電器材料爲眞空管所專用者，在變換對元電路之前，是必審愼從事。譬如眞空管電路中常用之級際交連電容器，其用途僅屬阻止直流電壓，倘取對立手續而換成並聯電感，則後級晶體之射極勢不能耐受前級集極之高電壓，甚或遭致意外之損害。又如前十二圖中 RL 所配合之時間常數，通常亦不可能達 RC 所配合之時間常數之鉅大，因此該對立電路，祇能供給低頻方面之應用。

REFERENCES

1. Arguimbau, Vacuum-Tube circuits and Transistors.
2. Giullemin, Communication Networks.
3. Landee, Flectronic Designers Handbook.
4. Seeley, Radio Electronics.
5. Shea, Principles of Transistor circuits.
6. Turner, Transistors Theory and Practice.
7. Thompson, Alternating-current and Transient circuit Analysis.
8. Reza, Modern Network Analysis.